Nadajnik UKF FM z cyfrową syntezą częstotliwości „Świerszcz 2003”

Pomysł opracowania tego urządzenia narodził się kilka lat temu, podczas oglądania telewizji, kiedy z przyczyn rodzinnych byłem zmuszony do częstego ściszania telewizora. Jedynym racjonalnym rozwiązaniem tej sytuacji wydawało mi się zastosowanie słuchawek, ale powstał kolejny problem: jak je w wygodny sposób podłączyć do telewizora?

Rekomendacje:

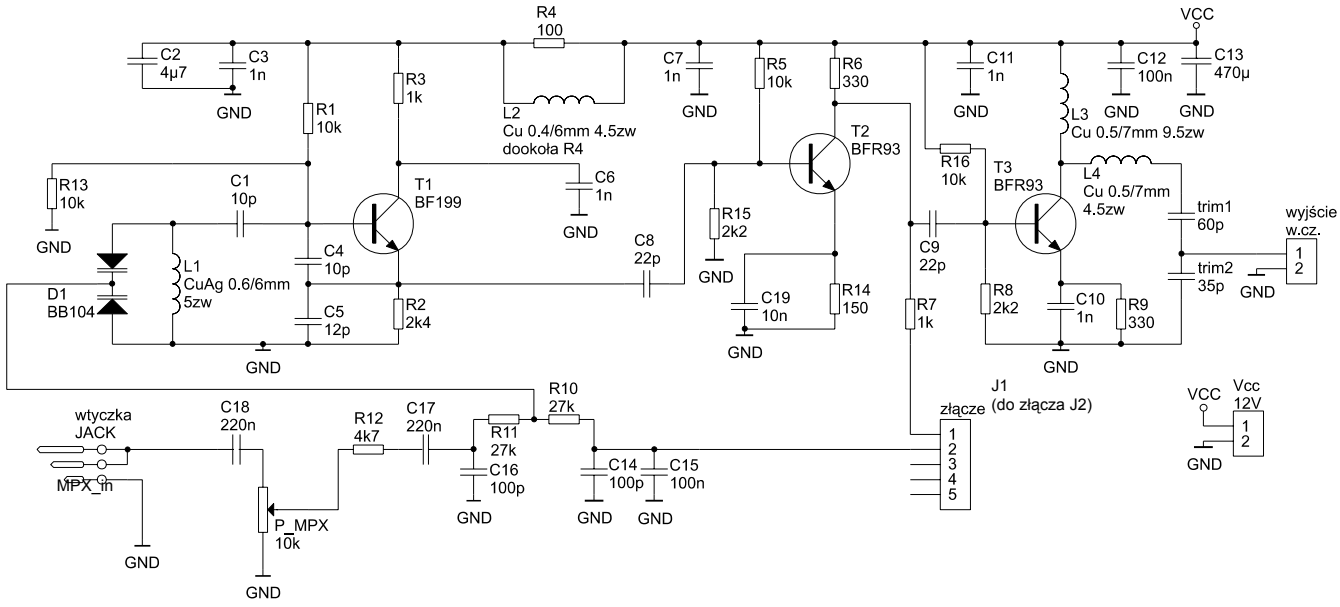
Podstawową funkcją do jakiej układ został zaprojektowany jest zdalne sterowanie drogą radiową. Ze względu jednak na dobrej jakości część radiową oraz elastyczną część sterującą, może również znaleźć inne zastosowanie, np. jako syntezer częstotliwości lub cyfrowo sterowany układ głowicy UKF.

Zastosowania podczerwieni jako nośnika informacji nie brałem pod uwagę ze względu na to, że wykonanie takiego urządzenia wymaga dużo prac, a możliwy do uzyskania zasięg był bardzo mały. Pozostały więc fale radiowe. Kupno zestawu fabrycznego uznałem za rozwiązanie zbyt proste, postanowiłem więc wykonać nadajnik FM samodzielnie.

Do ogólnych założeń stawianych nadajnikom (dopuszczalna moc, itp.) dochodziło jeszcze to, że przy możliwie prostej budowie nadajnik musi emitować sygnał o wysokiej jakości, a także stabilny w czasie oraz odporny na zakłócenia zewnętrzne. Od początku wiedziałem, że zrobienie stabilnego przenośnego nadajnika bez zastosowania cyfrowej stabilizacji PLL lub wysokostabilnego kwarcu od razu odpada ze względu na „wąską” modulację (chyba, że zastosuje się *n*-tą harmoniczną). Po analizie uwarunkowań doszedłem do wniosku, że problem rozwiąże programowana synteza częstotliwości, a skoro musiałem zastosować mikroprocesor, to dlaczego by nie dodać kilku funkcji dodatkowych?

Opis układu

Nadajnik składa się z dwóch części funkcjonalnych: cyfrowej (sterownik) i analogowej. Od razu należy tutaj podkreślić: taka konstrukcja jest obowiązkowa przy budowie układów pracujących na w.cz. ze sterowaniem cyfrowym, szczególnie w warunkach domowych. Zainstalowanie wszystkiego na jednej płytce i dodatkowo często błędne prowadzenie mas doprowadza do potężnych zakłóceń generowanych przez mikroprocesor i syntezer, które następnie są słyszalne w odbiorniku. Zastosowanie odrębnych płytek umożliwia maksymalne odseparowanie części analogowej i cyfrowej oraz dobre tłumienie zakłóceń poprzez fizyczne połączenie masy cyfrowej z analogową tylko w jednym punkcie i to jak najbliżej zasilania.



Rys. 1. Schemat ideowy części analogowej

W części analogowej można wyodrębnić (**rys. 1**):
- układ formujący i sumujący sygnał modulujący wraz z sygnałem z syntezera,
- układ generatora FM z tranzystorem T1, cewką L1 oraz diodą pojemnościową D1,
- wzmacniacz z tranzystorami T2 i T3.

Natomiast część cyfrowa (schemat pokazano na **rys. 2**) składa się z:
- mikroprocesora sterującego pracą syntezera oraz pracą wyświetlacza LCD,
- układu pętli stabilizacji fazowej (*Phase Locked Loop* – PLL), opartego na układzie TSA6057,
- układu klawiatury stanowiącej wraz z wyświetlaczem interfejs użytkownika.

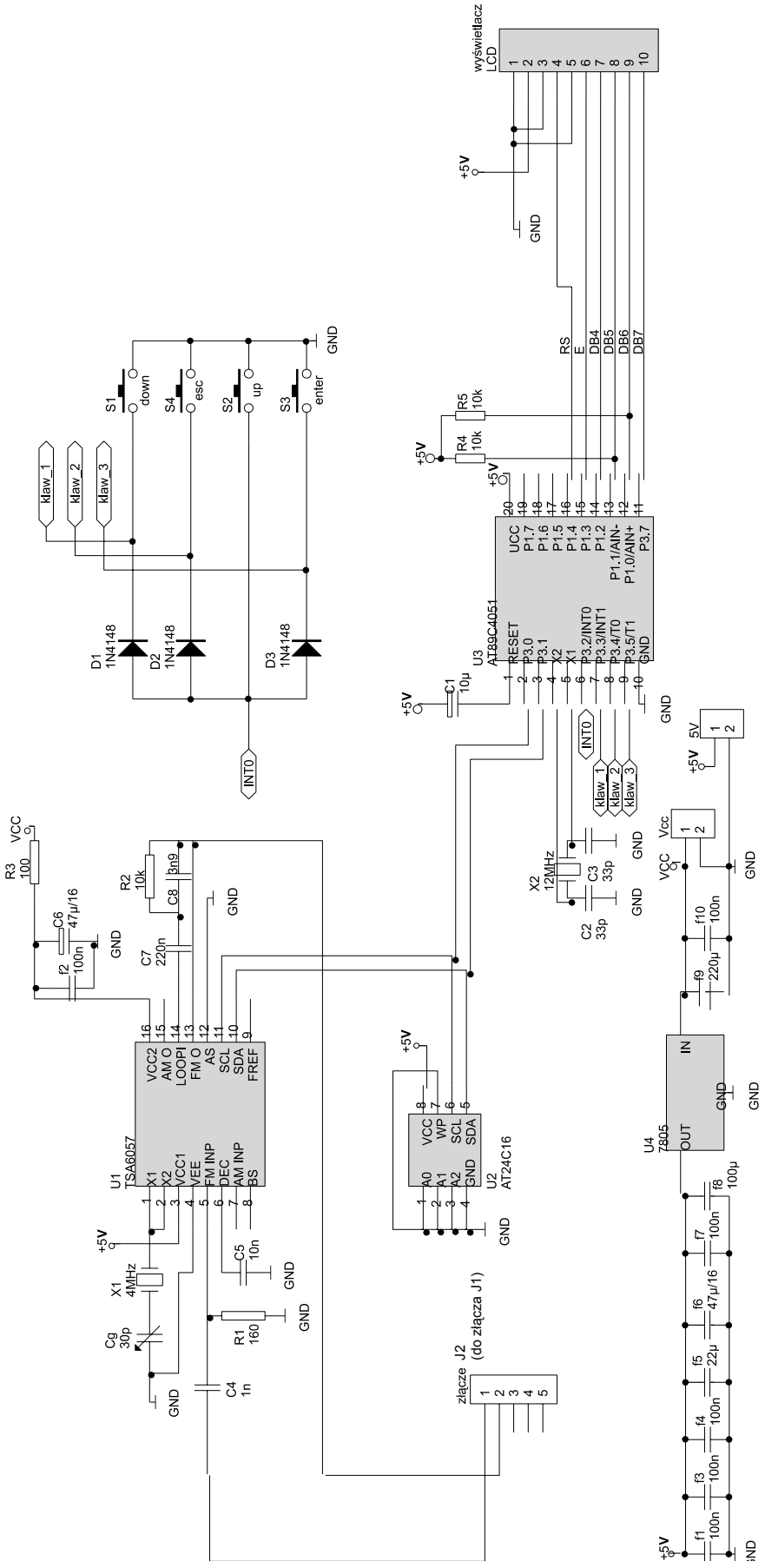
Zacznijmy od opisu układu generatora FM w części analogowej, opartego na tranzystorze w.cz. BF199, jest to generator Colpittsa w układzie OC. Kolektor tranzystora dołączono do masy przez kondensator C6, co umożliwia zmniejszenie jego wpływu na obwód rezonansowy (L1, D1). Mniejsze są również zniekształcenia nieliniowe, a więc i poziom harmonicznych w sygnale wyjściowym. Częstotliwość generacji zależy od cewki L1 oraz wypadkowej pojemności dwóch połączonych przeciwsobnie diod pojemnościowych zamkniętych w jednej obudowie (D1, BB104). Takie połączenie diod zmniejsza zniekształcenia nieliniowe sygnału, które wynikają z nieliniowej zależności pojemności diody od napięcia. Diody te pod wpływem przyłożonego do nich napięcia zmieniają swoją pojemność, co powoduje zmianę generowanej częstotliwości. W taki sposób uzyskujemy ściśle określoną częstotliwość wyjściową (której wartość zależy od napięcia stałego wytwarzanego przez układ syntezera i podawanego za pośrednictwem rezystora R10 będącego częścią sumatora R10, R11) oraz modulację częstotliwości (tutaj niewielkie zmiany pojemności, a więc częstotliwości spowodowane są zmiennym sygnałem pochodzącym z wejścia MPX_in i podawanego za pośrednictwem drugiego rezystora wchodzącego w skład sumatora – R11). Sygnał wielkiej częstotliwości z emitera T1 podawany jest za pośrednictwem C8 na bazę T2 pracującego jako pierwszy wzmacniacz. Z wyjścia tego stopnia sygnał jest kierowany przez C9 do stopnia końcowego na tranzystorze T3 oraz – za pośrednictwem R7 – do układu syntezy w części cyfrowej. Na podstawie jego częstotliwości układ syntezy wytwarza odpowiednie napięcie strojenia. Sygnał w.cz. kierowany jest do anteny za pośrednictwem cewki L4 oraz trymerów Trim1 i 2 pozwalających na optymalne dopasowanie nadajnika do anteny.

Zrozumienie zasady działania układu syntezera, a więc układu odpowiedzialnego za generację ściśle określonej częstotliwości, nie jest konieczne do wykonania układu, jednak warto się przyjrzeć schematowi blokowemu „serca” syntezy – układowi TSA6057 (**rys. 3**).

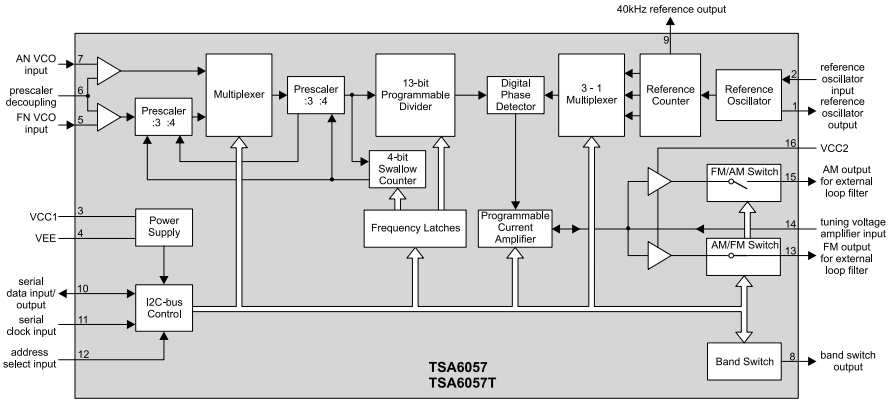
Projekt może być zastosowany jako:
– generator częstotliwości UKF, bardzo potrzebny w pracowni każdego radioamatora,
– układ do bezprzewodowego przesyłania sygnałów analogowych (mono lub stereo) oraz sygnałów cyfrowych (transmisja asynchroniczna RS232),
– wzbudnica dobrej klasy nadajnika radiowego FM,
– układ „nadzorujący” śpiące (w drugim pokoju lub dalej) dzieci (baby monitor),
– układ VCO, czyli część krótkofalarskiego sprzętu nadawczo-odbiorczego,
– układ głowicy UKF sterowanej cyfrowo.

Ponieważ zaprojektowany nadajnik pracuje na częstotliwościach górnego UKF-u, możliwe jest zastosowanie do jego odbioru jakiegokolwiek odbiornika FM, np. znajdującego się w wieży. Wówczas stosowanie układu jako Baby Monitor jest bardzo wygodne i proste. „Zaszyte” w mikroprocesorze oprogramowanie umożliwia zastosowanie urządzenia jako generatora VCO lub głowicy UKF, ponieważ mamy do dyspozycji:
– zakres syntezy częstotliwości od 30 do 150 MHz,
– kroki syntezy 10, 25, 100 i 1000 kHz,
– 20 (lub więcej) kanałów pamięci zaprogramowanych częstotliwości,
– możliwość podłączenia sygnału zwrotnego umożliwiającego wprowadzenie funkcji SCAN,
– wszystkie informacje i parametry wyświetlane są na wyświetlaczu LCD 16*2.

Do końcówki 5 układu TSA6057 doprowadzono sygnał z generatora częstotliwości za pośrednictwem rezystora R7 (część analogowa) oraz C4 (część cyfrowa), który następnie jest dzielony przez zaprogramowaną liczbę i dalej doprowadzony do detektora fazy. Do detektora fazy doprowadzono również sygnał z układu generatora częstotliwości wzorcowej o wartości 4 MHz. Oba te sygnały są „porównywane”. Sygnał będący wynikiem porównania steruje programowalnym wzmacniaczem prądowym, z którego, poprzez końcówkę 13, jest sterowany generator częstotliwości T1. Zmiana częstotliwość generatora powoduje zmianę sygnału wyjściowego z detektora fazy, co spowoduje zmianę napięcia sterującego generatorem. Korekcja ta będzie przeprowadzana tak długo, aż częstotliwość generowana przez generator będzie identyczna z zaprogramowaną. Jeśli chcemy uzyskać częstotliwość generatora równą 80 MHz, przy częstotliwości odniesienia równej 10 kHz, to do programowalnego dzielnika należy wpisać liczbę 8000. Sygnał z generatora (80 MHz) zostaje podzielony przez 8000, dając w efekcie 10 kHz. W wyniku tego działania podzielona częstotliwość sygnału generatora jest równa częstotliwości odniesienia, stąd układ jest dostrojony. Jeśli po podzieleniu częstotliwości generatora wynik wynosi np. 10010 Hz, to napięcie strojenia zmienia się tak długo, aż podzielona częstotliwość generatora wyniesie dokładnie 10 kHz. Taki układ regulacji częstotliwości pozwala uzyskać dużą dokładność częstotliwości, uniezależniając ją jednocześnie od wpływu czynników zewnętrznych np. temperatury otoczenia. Chcąc wykorzystać również dolny zakres syntezy (512 kHz...30 MHz) należy zmontować układ zgodnie z **rys. 4**. Wtedy sygnał z generatora podajemy na końcówkę 7, a napięcie sterujące pobieramy z końcówki 15. Mamy również możliwość wykorzystania końcówki 8 jako przełącznika zakresów sterowanego elektronicznie (wyjście to traktujemy jako dodatkowy pin mikroprocesora, który należy podciągnąć do plusa zasilania). Można również wykorzystać sygnał dostępny na wyprowadzeniu 9 do uzyskania kroku strojenia ok. 10 Hz. Sygnał ten równy jest częstotliwości referencyjnej (4 MHz) podzielonej przez 100, czyli 40 kHz. Włączając szeregowo z kwarcem tego generatora dodatkową diodę pojemnościową, możemy zmieniać częstotliwość generatora, a tym samym kroki strojenia na



Rys. 2. Schemat ideowy części cyfrowej



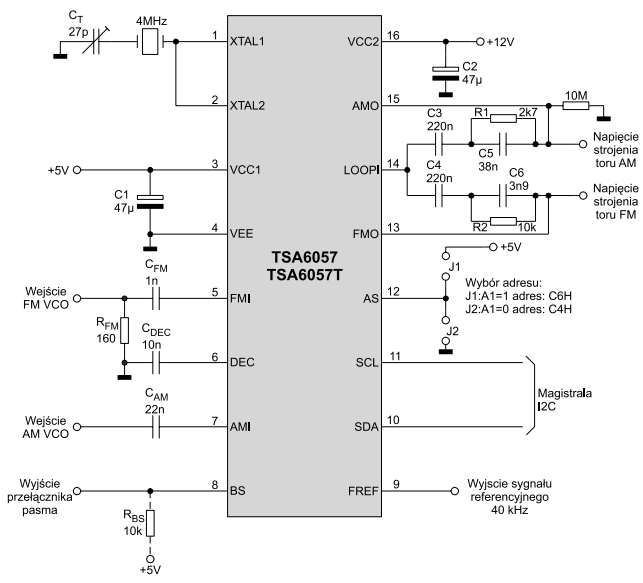
Rys. 3. Schemat blokowy układu TSA6057

poziomie pojedynczych herców. Należy jedynie kontrolować ten sygnał za pomocą mikroprocesora i odpowiednio przeliczać zmianę częstotliwości referencyjnej na kroki strojenia.

Część cyfrowa składa się z mikroprocesora AT89C4051, podłączonej do niego pamięci EEPROM, układu syntezera TSA6057 dołączonego do magistrali I²C, wyświetlacza LCD sterowanego w trybie czterobitowym oraz klawiatury czteroprzyciskowej. Klawiatura została tak zaprojektowana, aby przyciśnięcie przycisku powodowało wymuszenie stanu niskiego na przypisanym mu wyprowadzeniu mikrokontrolera oraz na wejściu P3.2, czyli INT0. Pozwala to na każdorazowe usypianie mikroprocesora, który w takim stanie pobiera mało prądu oraz, co ważniejsze, generuje mniejsze zakłócenia. Przyciśnięcie przycisku wyprowadza układ ze stanu uśpienia, mikroprocesor wykonuje określone zadania, po czym ponownie wchodzi w tryb uśpienia.

Sterowanie układu syntezera TSA6057

Aby móc w pełni wykorzystać wszystkie możliwości oraz bardzo dobre własności zastosowanego układu TSA6057, należy zapoznać się ze sposobem sterowania tego układu. Jak wcześniej napisałem, układ jest programowany za pomocą interfejsu I²C. Standardowa ramka danych składa się z 6 bajtów (**rys. 5**). Po sygnale *Start* wysyłany jest pierwszy bajt (*module address byte*) będący adresem układu. W układzie pokazanym na schemacie (zwarte do masy wyprowadzenie 12 układu TSA6057) wynosi on 196. Przy wyprowadzeniu 12 zwartym do plusa zasilania adres układu będzie równy 198. Następnym transmitowanym bajtem jest bajt subadresu i najlepiej jak będzie wynosił 0. Po wysłaniu takiej wartości układ wie, iż następnym transmitowanym bajtem będzie bajt zawierający najmłodszą część wartości programowalnego dzielnika, od której zależeć będzie otrzymana częstotliwość syntezy (**rys. 6**) oraz bit CP. Wartość dzielnika jest zapisana w słowie 17-bitowym (S16...S0, gdzie S0 jest najmłodszym bitem) i rozpisana jest na trzy bajty (DB0...DB2). Jeżeli częstotliwość, jaką chcemy uzyskać, wynosi np. 120 MHz, czyli 120000 kHz oraz mamy ustawiony krok syntezy wynoszący 10 kHz, to wartość jaka musi być wpisana do układu (zapisana w słowie S16...S0) jest równa dokładnie 12000. Przy kroku syntezy 1 kHz wartość ta wynosi 120000, a przy kroku 25 kHz – 4800.



Rys. 4. Alternatywna konfiguracja układu TSA6057

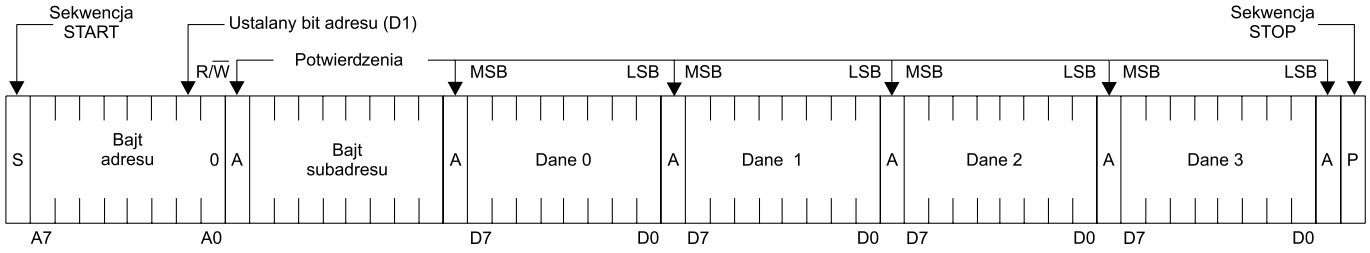
WYKAZ ELEMENTÓW

Część cyfrowa

Rezystory
R1: 160Ω/0805
R2, R4, R5: 10kΩ/0805
R3: 100Ω/0805
Kondensatory
C1: 10µF/16V
C2, C3: 33pF
C4: 1nF/0805
C5: 10nF/0805
C6, f6: 47µF/16V
C7: 220nF/0805
C8: 3,9nF/0805
C9: 30pF
f1, f2, f3, f4: 100nF/0805
f5: 22µF/16V
f7, f10: 100nF/0805
f8: 100µF/16V
f9: 220µF/16V
Półprzewodniki
U1: TSA6057T
U2: AT24C16/SO8
U3: T89C4051 (zaprogramowany)
U4: 7805
D1, D2, D3: 1N4148
Inne
X1: 4MHz
X2: 12MHz
LCD: wyświetlacz ze sterownikiem 2x16
S1, S2, S3, S4: mikroprzełączniki

Część analogowa

Rezystory
R1, R5, R13, R16: 10kΩ
R2: 2,4kΩ
R3, R7: 1kΩ
R4: 100Ω
R6, R9: 330Ω
R8, R15: 2,2kΩ
R10, R11: 27kΩ
R12: 4,7kΩ
R14: 150Ω
VR6: 10kΩ
Kondensatory
C1, C4: 10pF
C2: 4,7µF/16V
C3, C6, C7, C10, C11: 1nF
C5: 12pF
C8, C9: 22pF
C12, C15: 100nF
C13: 470µF/16V
C14, C16: 100pF
C17, C18: 220nF
C19: 10nF
Trim1: 35pF
Trim2: 60pF
Półprzewodniki
D1: BB104
T1: BF199
T2, T3: BFR93/SOT23
Inne
L1: CuAg 0.6/6mm 5 zw.
L2: Cu 0,4/6mm 4,5 zw.
L3: Cu 05/7mm 9,5 zw.
L4: Cu 0,5/7mm 4,5 zw.



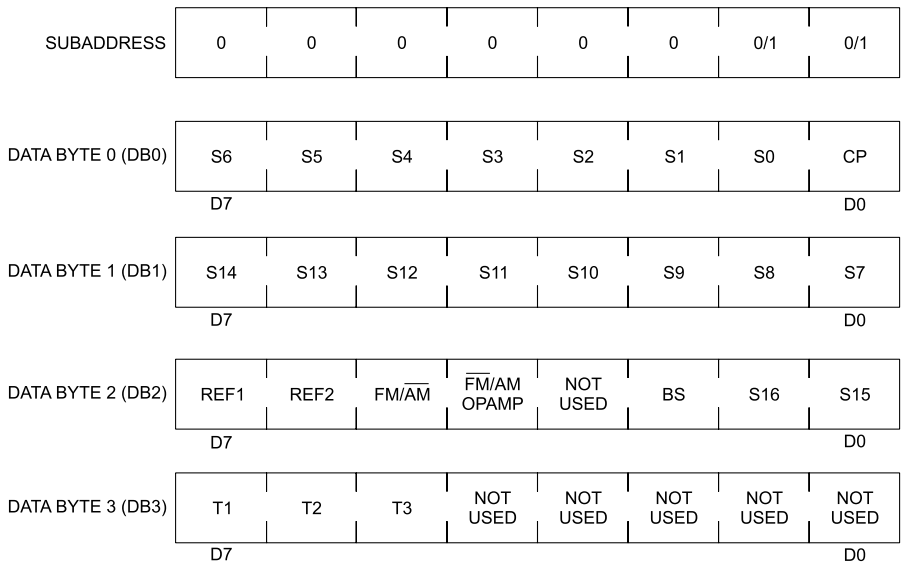
Rys. 5. Ramka danych wprowadzana do układu TSA6057

Wspomniany wcześniej bit CP w słowie DB0 określa prąd sterowania pompy ładunku i w większości układów wystarcza ustawienie Cp = 0 i prądzie sterowania wynoszącym 5 µA. Jeżeli układ jest wrażliwy (łatwo wychodzi z utrzymywanej częstotliwości) to należy ustawić bit CP=1, wtedy prąd sterowania wynosić będzie 450 µA. W naszym układzie lepiej będzie ustawić CP = 1. Kolejnym transmitowanym bajtem jest bajt DB1 zawierający bity S14 do S7), a po nim bajt DB2. Bit 7 oraz 6 tego bajta (REF1 i REF2) określa krok syntezy (1, 10 lub 25 kHz):

Kolejnym bitem jest bit 5 (FM/AM) określający wybór zakresu syntezy częstotliwości i tak dla zakresu syntezy 512 kHz do 30 MHz bit FM/AM=0 oraz dla zakresu 30 MHz do 150 MHz FM/AM=1. Kolejny bit czyli 4 (FM/AM OPAMP) powinien wynosić 1 dla zakresu 512 kHz do 30 MHz oraz 0 dla zakresu 30 MHz do 150 MHz. Następny bit nie jest używany i może wynosić 0. Natomiast bit 2 czyli bit BS określa nam stan dodatkowego wyprowadzenia (numer 8) układu TSA6057 – wpisanie 1 spowoduje „ściągnięcie” tego pinu do masy a wpisanie 0 sprawia, iż wyjście to jest wyjściem „wiszącym” chyba, że zostanie podciągnięte do plusa zasilania. Należy tutaj podkreślić, że wyprowadzenie to może służyć tylko jako wyjście cyfrowe, nie mamy możliwości odczytu jego stanu. Ostatnim bajtem jest bajt składający się z samych 0 i nie ma on żadnego znaczenia dla nas, gdyż służy do testowania układu podczas produkcji. Transmisja bajtów powinna zakończyć się sygnałem *Stop*. Dokładne omówienie sterowania tego układu na pewno zaowocuje, gdyż do jego sterowania nie możemy użyć komend dostępnych z poziomu języka Bascom. Układ nie odpowiada na nie prawidłowo (przynajmniej w moim modelu). Ale dzięki elastyczności języka, zawsze możemy napisać własne komendy do obsługi układów peryferyjnych. W ten sposób otrzymujemy w pełni funkcjonalny algorytm napisany w Bascomie jako wstawki asemblerowe, działający dla układu zbudowanego zgodnie ze schematem elektrycznym części cyfrowej (**list. 1**).

Jacek Szostak

Wzory płytek drukowanych w formacie PDF są dostępne w Internecie pod adresem: ***pcb.ep.com.pl*** *oraz na płycie CD-EP11/2004B w katalogu* ***PCB****.*



Rys. 6. Znaczenie bitów w rejestrach układu TSA6057

Listing 1. Program konfigurujący syntezer TSA6057

```
Sub programuj_TSA6057:
Call I2c__start          -generacja
sygnału startu,
Acc = 196 : Call Wyslij  -wysłanie
pierwszego bajtu (Module address
byte),
Acc = 0 : Call Wyslij    -wysłanie
drugiego bajtu (Sbaddress),
Acc = Db1 : Call Wyslij  -wysłanie
trzeciego bajtu (DB1),
Acc = Db2 : Call Wyslij  -wysłanie
trzeciego bajtu (DB2),
Acc = DB3 : Call Wyslij  -wysłanie
trzeciego bajtu (DB3),
   Call I2c__stop        -generacja
sygnału stopu,
End sub

Sub Wyslij
$asm
     mov r0 , #8
Hoop:
     Mov C , Acc.7
     mov p3.1,c
     setb p3.0
     rl a
     lcall czekaj
     clr p3.0
     djnz r0,hoop
     lcall czekaj
     setb p3.1
     setb p3.0
     lcall czekaj
     clr p3.0
     clr p3.1
Czekaj:
        nop
        nop
        nop
        ret
I2c__start:
     setb p3.1
     setb p3.0
     clr p3.1
     lcall czekaj
     clr p3.0
     lcall czekaj
     ret
I2c__stop:
     clr p3.1
     clr p3.0
     setb p3.0
     lcall czekaj
     setb p3.1
     lcall czekaj
     ret
$end Asm
End Sub
```

Tab. 1. Zależność kroku syntezy od bitów REF1 i REF2

REF1	REF2	Częstotliwość [kHz]
0	0	1
0	1	10
1	0	25
1	1	–